

CLIPPEDIMAGE= JP361134019A
PAT-NO: JP361134019A
DOCUMENT-IDENTIFIER: JP 61134019 A
TITLE: FORMATION OF PATTERN

PUBN-DATE: June 21, 1986

INVENTOR-INFORMATION:

NAME

MATSUI, SHINJI
MORI, KATSUMI
ASATA, SUSUMU

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP59256653

APPL-DATE: December 5, 1984

INT-CL_(IPC): H01L021/30

ABSTRACT:

PURPOSE: To simplify a process by directly etching silicon or an silicon nitride thin-film through electron-beam assisting etching.

CONSTITUTION: XeF₂ is introduced into a reaction-gas material housing chamber 201, and a substrate 205, to an upper layer thereof an Si thin-film is formed, is set to a sample base 204. An electron-beam projection system 210 and a sample chamber 208 are evacuated up to a high vacuum of approximately 10⁻⁵ Torr or higher. A reaction gas material XeF₂ exists as a solid in atmospheric air but easily sublimates by an evacuation, and passes through a piping 203, and the inside of a by-sample chamber 206 is filled with XeF₂ as a reaction gas. The substrate 205, to the upper layer thereof the Si thin-film is shaped, is irradiated by electron beams focussed through a pin hole 207, and the Si thin-film at a position irradiated is etched.

COPYRIGHT: (C)1986,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-134019

⑬ Int. Cl.

H 01 L 21/30

識別記号

庁内整理番号

P-7376-5F

⑭ 公開 昭和61年(1986)6月21日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 パターン形成方法

⑯ 特 願 昭59-256653

⑰ 出 願 昭59(1984)12月5日

⑱ 発 明 者	松 井	真 二	東京都港区芝5丁目33番1号	日本電気株式会社内
⑲ 発 明 者	森	克 己	東京都港区芝5丁目33番1号	日本電気株式会社内
⑲ 発 明 者	麻 多	進	東京都港区芝5丁目33番1号	日本電気株式会社内
⑳ 出 願 人	日本電気株式会社		東京都港区芝5丁目33番1号	
㉑ 代 理 人	弁理士 内 原 晋			

明 細 書

1. 発明の名称

パターン形成方法

2. 特許請求の範囲

(1)被加工材を表面に備えた基板上に有機高分子膜とシリコン薄膜とを順次形成してXeF₂ガス雰囲気中に置き、集束された電子ビームを所望の部分に照射することによりシリコン薄膜を直接エッチングし、次いで、パターニングされたシリコン薄膜をマスクとして前記有機高分子膜をドライエッチングすることを特徴とするパターン形成方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、電子ビームによるパターン形成方法に関するものである。

〔従来の技術〕

超LSIレベルの高密度集積回路の製造に伴い、パターンの微細化が要求され、1μm以下の寸法を十分制御してパターンを形成することが必要となつてきており、このためリソグラフィ手段とし

て光学的方法から電子ビームの直接描画方法へと移行してきている。この電子ビームリソグラフィにおいては、電子ビームに感応する、例えばPMMA(ポリメチルメタクリレート)やPGMA(ポリグリシキルメタクリレート)等の電子ビームレジストが用いられ、現像プロセスを経て、パターン形成が行われていた。これらの電子ビーム用レジストを用いて実際に集積回路等で使われるパターンを形成する場合に、近接効果とドライエッチングに対する耐性が大きな問題となつていた。すなわち、電子ビームが照射されると、主に基板表面で発生した2次電子がレジスト中で散乱されるため、近接したパターンの大小によつて入射された領域のレジスト感度に変化するという近接効果とよばれる現象が生じ、この効果がパターンの微細化と共に顕著となり、制御性や解像性に支障をきたしていた。又、高解像性のPMMAでPGMAの様な電子ビーム用レジストはスパッターエッチング等のドライエッチングによつて基板への転写を行う場合、レジストのエッチング速度が速く、エ

ツチングマスクとして十分に耐えがたい欠点があり、レジストパターンを基板材料に精度良く転写できない問題があつた。

〔発明が解決しようとする問題点〕

これらの問題点を軽減するために3層構造がベル研究所のJ.M.Moran等によつてジャーナルオブバキュームサイエンスアンドテクノロジー16巻、1620頁(J.Vacuum Science and Technology 16, 1920 (1979))に提案されている。第3図は3層構造プロセスを示している。第3図(a)では段差のある基板301上に被エツチング材302が形成されており、さらに、その上にAZレジストやポリイミドの様な厚い下層有機膜303を形成し、さらに、シリコン、シリコン酸化膜やシリコン窒化膜の中間層薄膜304が形成され、次に、電子ビーム感光層である上層レジスト305が形成される。次に第3図(b)として、電子ビーム露光により上層レジスト305をパターンニングする。次に第3図(c)として、上層レジスト305をマスクとし中間層304を CF_4 等のドライエツチングによりエツチングする。次

に第3図(d)として、中間層304をマスクとして、酸素ドライエツチングにより下層有機膜303をエツチングする。次に第3図(e)として、被エツチング材302が下層有機膜303をマスクとしてドライエツチングによりエツチングされる。

この従来の方法では三層構造であるので、工程が長いという欠点を有していた。

IBM研究所のJ.W.Coburn等によつてジャーナルオブアプライドフィジクス、第50巻3189頁(J.Appl.Phys. 50, 3189, (1979))に、電子ビームアシストエツチングが提案された。即ち、 XeF_2 の雰囲気中にSiや Si_3N_4 基板をおき、電子ビーム照射すると、照射位置で XeF_2 と基板とが反応し、基板表面がエツチングされるというものである。

本発明は、J.W.Coburn等によつて見い出された電子ビームアシストエツチング効果を微細加工技術に適用し、電子ビーム直接微細加工技術を提供するものである。

〔問題点を解決するための手段〕

本発明は被加工材を表面に備えた基板上に有機

高分子膜とシリコン薄膜を順次形成して XeF_2 ガス雰囲気中に置き、集束された電子ビームを所望の部分に照射することによりシリコン薄膜を直接エツチングし、次いで、パターンニングされたシリコン薄膜をマスクとして前記有機高分子膜をドライエツチングすることを特徴とするパターン形成方法である。

〔実施例〕

以下、本発明について実施例を示す図面を参照して説明する。

第1図(a)~(d)は本発明のプロセスを示している。第1図(a)において、段差のある基板101上に被エツチング材102を形成し、さらに、その上にAZレジストやポリイミドのような厚い下層有機膜103を形成し、さらに、シリコン薄膜104を形成する。次に、第1図(b)のように電子ビームアシストエツチングにより、シリコン薄膜104をエツチングする。続いて、第1図(c)において、パターンニングされたシリコン薄膜104をマスクとして下層有機膜103を酸素ドライエツチングによりエツチングす

る。さらに、第1図(d)のように、被エツチング材102を、下層有機膜103をマスクとしてドライエツチングを行つてパターンニングを完成する。第2図は第1図(b)の工程で用いる電子ビームアシストエツチング装置の構成図である。

本装置は主に電子ビーム照射系209、210、211、試料室208、副試料室206及び反応ガス材料収納室201とから構成されている。本実施例においては XeF_2 を反応ガスとして用い、集束された電子ビーム照射によりSi薄膜を上層に有した基板205のSi薄膜を直接加工した。 XeF_2 202を反応ガス材料収納室201に入れ、Si薄膜を上層に有した基板205を試料台204にセットする。電子ビーム照射系210と試料室208を 10^{-8} Torr程度以上の高真空に排気する。副試料室206に設けたピンホール207は副試料室206内部と外部との差を保つためと電子ビーム212を基板205上に照射するための通路である。副試料室206と反応ガス材料収納室201とは配管203によつて接続されており、試料室208を真空排気することにより、ピンホール207を通し

て、副試料室内部及び反応ガス材料収納室 201 の内部が真空排気される。反応ガス材料 XeF_2 は大気中では固体であるが真空にひくことにより、容易に昇華し、配管 203 を通り、副試料室 206 内部が反応ガスである XeF_2 で充填される。ピンホールを通過して集束された電子ビームが Si 薄膜を上層に有した基板 205 に照射され、照射された場所の Si 薄膜がエッチングされる。

以上実施例では上層薄膜としてシリコン薄膜を用いたが、シリコン窒化薄膜を用いても良い。

〔発明の効果〕

以上のように本発明によれば、従来の三層構造が二層構造となり、又、上層のシリコン又はシリコン窒素薄膜が電子ビームアシストエッチングにより直接エッチングされるため、工程をきわめて簡略化できる効果を有するものである。

4. 図面の簡単な説明

第 1 図 (a) ~ (d) は本発明の電子ビームアシストエッチングを用いた二層プロセスを示す断面図、第 2 図は電子ビームアシストエッチング装置の概略

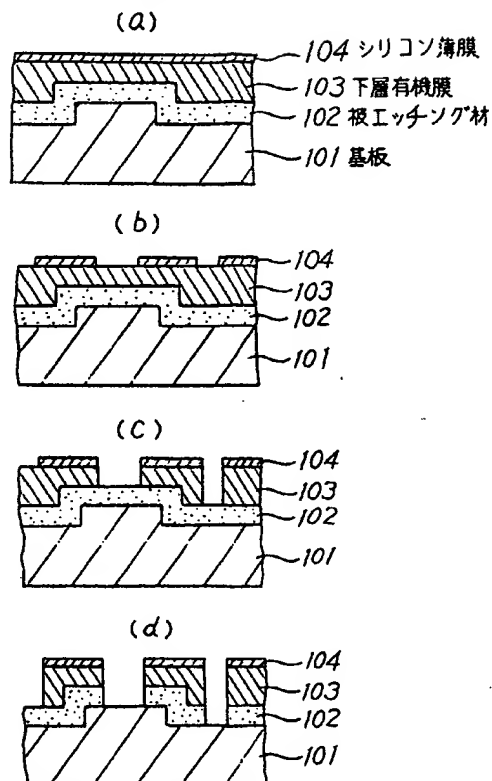
を示す構成図、第 3 図 (a) ~ (e) は従来の三層構造プロセスを示す断面図である。

101 … 基板、102 … 被エッチング材、103 … 下層有機膜、104 … シリコン薄膜、212 … 電子ビーム

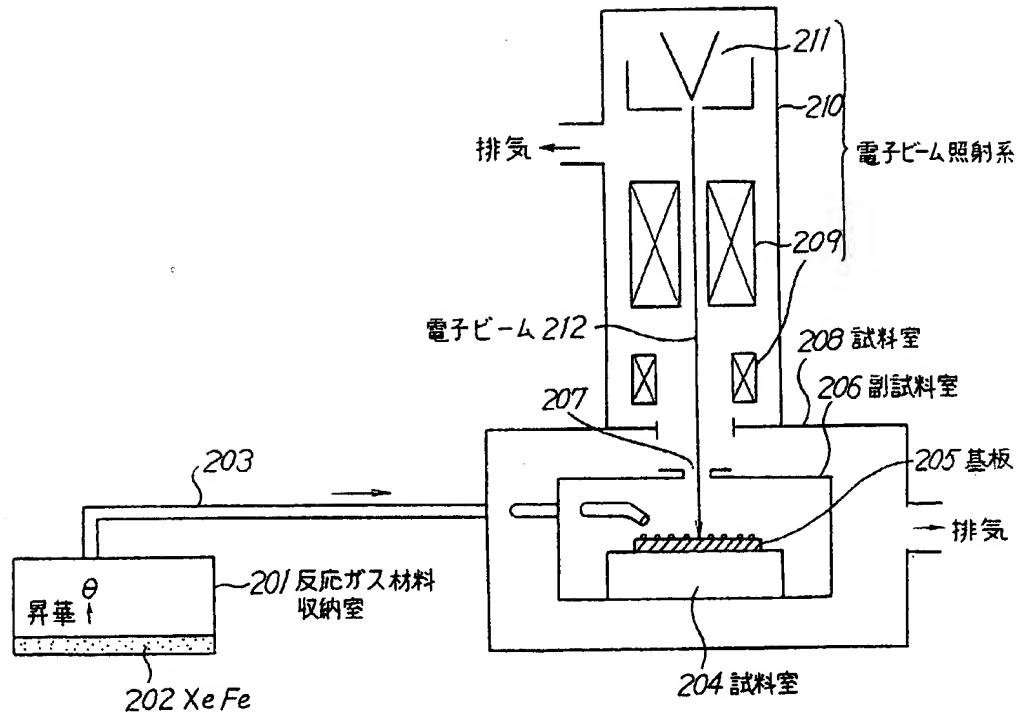
特許出願人 日本電気株式会社

代理人 弁理士 内 原 晋

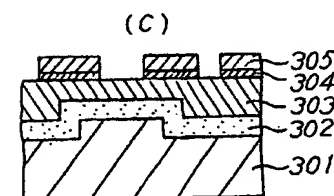
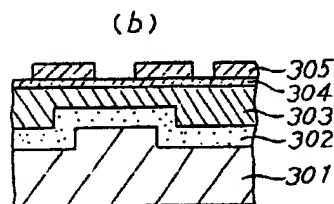
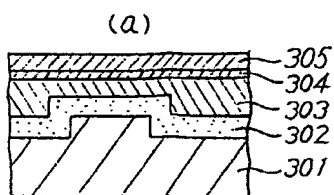
第 1 図



第2図



第3図



第3図

